

Informationen für die HPC Community von Bull, Architect of an Open World™

EDITORIAL



Schnick und Schnack

Seien wir ehrlich. Viele neue IT-Produkte, die heutzutage auf den Markt kommen, bringen nur bescheidenen Nutzen. Das Eine scheint eher dazu gedacht, die

Produktivität des Anwenders zu hemmen als zu fördern. Das Andere wiederum löst Probleme, die keine sind. Die beiden, nennen wir sie exemplarisch Schnick und Schnack, sind Kinder des Marketing, nicht der Vernunft.

Zum Glück sind wir, die HPC-Gemeinde, von derartigen Marketingauswüchsen nicht betroffen. Natürlich bringen auch wir nahezu täglich neue Produkte und Lösungen auf den Markt. Aber diese – und das ist der Unterschied – müssen stets einen messbaren Nutzen für die Forschung und Lehre, für die Wirtschaft und damit für die gesamte Gesellschaft bringen. Alles Andere wäre Schnickschnack und hätte keine Chance. Das begeistert uns und Sie offensichtlich auch.

Diese Begeisterung fördert friedliches Neben-, aber vor allem Miteinander. Optimale HPC-Lösungen werden immer im Team erarbeitet. Auch bei uns, bei Bull. So setzen wir seit 2006 für unsere Intel-basierten NovaScale Servercluster auch auf Microsoft Compute Cluster Server 2003. Wir, ausgewiesene Open Source und Linux Spezialisten, freuen uns über das HPC-Engagement von Microsoft. Das wird den Markt und damit uns alle weiter voran bringen.

Die HPC-Gemeinde zeichnet sich überdies durch einen ausgeprägten Gemeinschaftsinn aus. Das kommt nicht zuletzt unserem HPC-Newsletter zugute. Sie, die Mitglieder der Gemeinde, versorgen uns freigiebig mit Informationen, stellen uns Ihr profundes Fachwissen zur Verfügung und mancher Beitrag stammt aus Ihrer Feder. Wir wollen uns an dieser Stelle einmal ausdrücklich bei all denen bedanken, die uns so unkompliziert, fachkundig und freundschaftlich unterstützen.



Auke Kuiper

BULL LIEFERT DEN SCHNELLSTEN ZIVILEN SUPERCOMPUTER FRANKREICHS AN DAS CCRT (CENTRE DE CALCUL RECHERCHE ET TECHNOLOGIE)

Der CCRT Supercomputer wird für Forschungsaufgaben in der Wissenschaft und der Industrie eingesetzt

Das CCRT, eines der führenden Hochleistungsrechenzentren Frankreichs, hat Bull beauftragt, einen Supercomputer mit einer Spitzenleistung von 43 Teraflops (43 Tausend Milliarden Operationen pro Sekunde) zu liefern.



Installation des CCRT Systems

Der CCRT Supercomputer wird Wissenschaftlern und der Industrie für den Einsatz in Kernfeldern der Forschung, wie etwa Luftfahrt, Energie, Biowissenschaft und Umwelt, zugänglich sein. Insbesondere wird das System von den Mitgliedern des CCRT, darunter die französische Atomenergiebehörde CEA, Electricité de France (EDF) und drei Unternehmen der SAFRAN Gruppe (Spezialist für Antriebstechnologien für Luft- und Raumfahrt), SNECMA, Turbomeca und Techspace Aero, genutzt werden.

Der neue Supercomputer umfasst ein Cluster von Bull NovaScale Servern, die mit Intel® Prozessoren ausgestattet sind. Er wird in den IT-Komplex der CEA integriert und so eine der weltweit bedeutendsten wissenschaftlichen Rechnerinfrastrukturen darstellen. Für die Forschung ergeben sich daraus Vorteile durch Synergien zwischen verschiedenen Programmen in Bereichen wie Verteidigung und Industrie sowie durch den Einsatz digitaler Simulationsprogramme.

Inhalt:

Bull liefert den schnellsten zivilen Supercomputer Frankreichs an das CCRT (Centre de Calcul Recherche et Technologie)

Intel packt Superrechner auf einen Chip

HPC Events 2007: Bull unterstützt HPC Veranstaltungen überall in ganz Europa

Bull kündigt neue Intel® Xeon®-basierte NovaScale® Server an: Höchste Energieeffizienz bei geringstem Platzbedarf

Microsoft-Lösungen für große Datenmengen gerüstet

„Die Entscheidung des CCRT, das neue Supercomputersystem in Auftrag zu geben, verdeutlicht unsere Bestrebungen, dafür zu sorgen, dass Frankreich – und im weiteren Sinne Europa – ein geeigneter IT-Komplex für die industriellen und wirtschaftlichen Herausforderungen zur Verfügung steht, mit denen wir in den nächsten Jahren konfrontiert werden,“ betonte Christophe Béhar, Präsident des CCRT.



Bull HPC Installationsteam am CCRT

„Wir sind sehr stolz darauf, dass sich das CCRT für Bull entschieden hat. Wir erachten dies als Anerkennung unserer Fähigkeit, innovative Technologien zu entwickeln, die für die Souveränität Frankreichs und Europas in wichtigen zukunftsweisenden

Bereichen von zentraler Bedeutung sind“, erklärte Philippe Miltin, Vice-President der Bull Products and Systems Division.

Der von Bull entwickelte CCRT Supercomputer besteht aus einem Cluster von NovaScale-Servern, darunter 848 Knoten für Verarbeitungsaufgaben und weitere 26 Knoten für Ein-/Ausgabe-Operationen und Systemverwaltung. Jeder Knoten verfügt über vier Intel® Itanium® 2 Dual Core Prozessoren. Das System wird über eine von Bull speziell optimierte HPC-Plattform betrieben und arbeitet unter Linux® mit der von Bull entwickelten Systemverwaltungssoftware NovaScale Master, der Intel Entwicklungsumgebung und dem Lustre® Filesystem von CFS.

Die NovaScale-Server werden über ein Infini-Band Hochleistungsnetzwerk verbunden, das von Volaire geliefert wird. Die Datenspeicher-Infrastruktur, die ebenfalls von Bull entwickelt und integriert wurde, bietet mehr als 420TB Speicherkapazität.

„Wir freuen uns, dass sich CCRT für die Bull NovaScale Server mit Intel Itanium Prozessoren entschieden hat, um einen führenden europäischen Supercomputer für zivile und industrielle Aufgaben bereitzustellen, sagte Richard Dracott, General Manager für High Performance Computing bei Intel. „Die hohe Performance der Dual-Core Itanium-Prozessoren wird neue Durchbrüche bei Forschungsaufgaben und Innovationen unterstützen, die das CCRT für Frankreich und die Europäische Union realisiert.“

Der CCRT Supercomputer wird derzeit installiert. Erweiterungen sind bereits geplant, um die Leistung des Systems um weitere Teraflops bis Ende 2008 zu sicherzustellen.

Über CCRT

Das CCRT (Center für Forschung und Technologie-Computing) ist ein bedeutendes Hochleistungsrechenzentrum, das sich auf die numerische Simulation von Reaktoren und Combustion-Cycle-Installationen, wichtige Forschungsprogramme (speziell in der Klimaforschung und in biologischen Wissenschaften) und die Entwicklung neuer Technologien konzentriert. CCRT, Teil des Directorate of Military Affairs (CEA DAM) der französischen Atomenergiebehörde, mit Sitz in Bruyères Le Châtel Ile de France seit 2003, arbeitet eng mit Partnern aus Industrie und Wissenschaft zusammen. Diese signifikante Erweiterung der Kapazität des CCRT wird den IT-Komplex im Zentrum des TER@TEC Clusters für numerische Simulation und Hochleistungsverarbeitung weiter verstärken. ■

INTEL PACKT SUPERRECHNER AUF EINEN CHIP

Auf der Fläche eines Fingernagels arbeiten 80 vernetzte Cores

Nur zehn Jahre zuvor wäre das undenkbar gewesen: Ein Chip, nur Quadratmillimeter groß, 80 Rechenkerne, ein Teraflops Leistung und das bei nur 62 Watt Stromverbrauch. Der Tera-Scale-Computing Forschungsabteilung von Intel ist dieses Kunststück gelungen. Ein Supercomputer auf einem einzelnen Chip. Codename: Polaris.

62 Watt vs. 500.000 Watt im Jahre 1996

Zur Erinnerung: Teraflops-Rechenleistung wurde mit einem Intel-basierten System erstmals im Jahre 1996 erreicht. Mit einem Supercomputer, der seinem Namen noch mit entsprechenden Eckdaten gerecht wurde: Platzbedarf 185 Quadratmeter, knapp 10.000 Intel® Pentium® Pro Prozessoren brachten ein Teraflops an Rechenleistung und verbrauchten mehr als 500 Kilowatt Strom! Hätte man also seinerzeit schon auf die neueste Intel CPU-Technologie zurückgreifen können, dann wäre (theoretisch natürlich) bei gleicher Leistungsaufnahme eine Performance im Petaflops Bereich erzielbar gewesen.

Und noch etwas dürfte bei diesem Rückblick auf die Vordekade interessant sein. Der neue programmierbare Intel Superprozessor wurde nicht von einem immens teuren, eigens rekrutierten Stab von Nobelpreisträgern entwickelt. Ein kleines Team von Ingenieuren des Intel Tera-Scale-Computing Bereichs entwickelten Polaris quasi „nebenbei“, ohne ein spezielles Riesensbudget, wobei sie auf Standarddesigns und Bibliotheken zurückgriffen.

Teraflops PCs für den Alltag

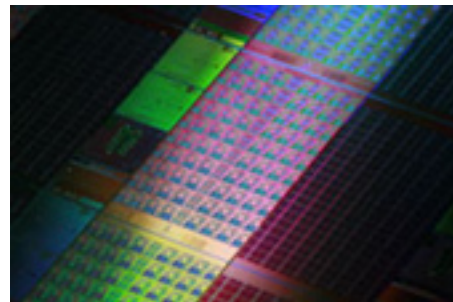
Mit Polaris können die Intel Ingenieure nun die Technologien erproben, die kommenden PCs und Servern Teraflops Rechenleistung und Datenübertragungsraten im Terabyte-Bereich verleihen sollen. Anwendungen mit künstlicher Intelligenz, Video-Kommunikation in Echtzeit, fotorealistische Spiele, Multimedia Data Mining und Spracherkennung könnten damit zum PC-Alltag gehören.

Doch von diesem Alltag ist auch Intel noch ein Stück weit entfernt. Polaris ist für reine Gleitkommaoperationen entworfen und als Forschungsprojekt nicht für eine Markteinführung gedacht. Für die weitere Entwicklung von General Purpose Teraflops-Produkten und der hierfür benötigten Funktionen von Prozessoren spielt Polaris jedoch eine wichtige Rolle. Insbesondere Verbindungen von Chip zu Chip und von den Chips zum Computer, die für einen optimalen Datentransport benötigt werden, können so besser

beurteilt werden. So gibt Polaris Einblicke in neue Silizium-Technologien, Chip-Interconnects mit hoher Bandbreite und in das Energiemanagement. „Unsere Forscher haben einen Meilenstein erreicht und sind nun in der Lage, die Leistung im Multi-Core- und Parallel-Computing weiter zu steigern“, erklärte Justin Rattner, Intel Senior Fellow und Chief Technology Officer. „Sie zeichnen damit den Weg in die nahe Zukunft vor, in der Teraflops-Fähigkeit Alltag sein wird. Damit definieren sie neu, was wir alle von unseren Computern und dem Internet Zuhause und im Büro erwarten können.“

Network-on-a-Chip mit Terabit Kommunikation

Bei der Entwicklung des Polaris hat sich Intel für ein innovatives 2D-Mesh-Design aus einer Vielzahl einzelner Einheiten („Tiles“) entschieden. Die Tiles selbst sind besonders klein und einfach strukturiert, damit sie leicht repliziert werden können. Eine Besonderheit innerhalb dieses Designs, eine Art Network-on-a-Chip, stellt ein von Intel entwickelter Router dar. Die in die „vermaschte“ Architektur integrierten Kerne enthalten nämlich nicht nur jeweils zwei Gleitkomma-Recheneinheiten (FPUs) sondern auch einen voll integrierten Netzwerkrouter. Dieser sorgt für eine direkte Vernetzung der Tiles untereinander und ist für diese Aufgabe mit fünf Ports ausgestattet. Über vier dieser Ports werden Daten mit den benachbarten Tiles ausgetauscht. Der fünfte wird künftig für eine direkte Anbindung von Stacked Memory (s. weiter unten) eingesetzt werden. Die Router sind darüber hinaus sehr leistungsfähig und erreichen eine Bandbreite von 80 Gigabyte pro Sekunde. Damit werden die für die Gesamtleistung notwendigen, sehr hohen internen Datenübertragungsgeschwindigkeiten im Terabit-Bereich ermöglicht.



Darüber hinaus hat Intel Methoden entwickelt, um Cores voneinander unabhängig ein- und auszuschalten. So werden nur die Kerne aktiviert, die tatsächlich zur Erledigung einer bestimmten Aufgabe gebraucht werden, die anderen können in einen „Schlafmodus“ versetzt werden. Damit lässt sich die Energieeffizienz des Chips deutlich steigern. Polaris verbraucht trotz seiner 80 Rechenkerne bei einer Taktung mit 3.16 GHz lediglich 62 Watt – deutlich weniger

also, als die Mehrzahl heute gängiger PC-Prozessoren mit nur einem Kern.

Angaben von Intel zufolge ließe sich mit Polaris bei einer Taktfrequenz von 5,7 GHz eine nochmals erheblich höhere Leistung von bis zu 1.81 Teraflops erzielen. Die Stromaufnahme steigt dann allerdings ebenfalls signifikant auf 265 Watt. Dies zeigt eindrucksvoll, dass Leistungssteigerungen künftig nicht mehr durch höhere Taktfrequenzen, sondern – sinnvoller weil wirtschaftlicher – durch eine größere Anzahl von Cores realisiert werden.



Moore'sches Gesetz bleibt gültig

Das Netzwerkdesign mit replizierten, relativ einfach aufgebauten Cores vereinfachte es, einen Prozessor mit sehr vielen Rechenkernen zu realisieren. Die „repeated Tile“ Methode führte zu einem modularen, gut skalierbaren Ergebnis, das von einem kleinen Entwicklungsteam in relativ kurzer Zeit realisiert werden konnte.

Und damit wurde einmal mehr klar, dass, entgegen vielen skeptischen Meinungen der letzten Vergangenheit, ein Ende des Mooreschen Gesetzes immer noch nicht absehbar ist. Aufgrund der jetzt von Intel vorgelegten Forschungsergebnisse scheint die Produktion von Mehrkern-Prozessoren mit Milliarden von Transistoren in nicht all zu ferner Zukunft machbar zu sein.

Vollkommen neue Software

Doch die Hardware alleine wird nicht genügen, die Teraflops-Barriere für Standard PCs, beziehungsweise die Petaflops-Barriere für HPC-Systeme zu durchbrechen. Es werden zusätzlich neue Erkenntnisse im Bereich der Software-Entwicklung benötigt. Denn Software für Teraflops-Chips muss vollkommen neu entworfen werden, um die Leistung der zahlreichen Rechenkern optimal auszunutzen.

So ist Polaris für andere Forschungsinitiativen natürlich sehr interessant. Die Münchner Multicore Initiative (MMI), die im September 2006 vom Informatiklehrstuhl für Rechnerarchitektur und Rechnerorganisation/Parallelarchitektur (LLR-TUM) an der Technischen Universität München gegründet wurde, wird sich sicherlich mit

Polaris und den neuen Möglichkeiten und Erfordernissen für parallelisierte Programmiermodelle beschäftigen. (siehe auch das Statement von Prof. Dr. A. Bode)

Dabei stehen die Softwareentwickler vor ernstesten Problemen. So stellt der NewScientist lakonisch fest: „Die Chip-Revolution wirft für Programmierer Probleme auf: Entwickler sehen sich bei der Auseinandersetzung mit Mikroprozessoren der nächsten Generation einem Kulturschock gegenüber.“ (NewScientist, 10. März 2007)

Zwei der weltweit bekanntesten Computerwissenschaftler melden sich ebenfalls mit warnenden Kommentaren zu Wort: „Wenn wir über Parallelisierung sprechen reden wir über eines der schwierigsten Probleme, dem sich die Computerwissenschaft bislang gegenüber sah,“ konstatiert John Hennessy, Präsident der Stanford Universität. Währenddessen David Patterson, Professor für Computerwissenschaft in Berkeley, gar die Zukunft der IT-Branche auf dem Spiel stehen sieht: „Es handelt sich hier um die größte Sache der letzten 50 Jahre, weil die Industrie ihre Zukunft darauf verwettet, dass parallele Programmierung nutzbar sein wird.“ (Beide Zitate aus ACM QUEUE, Dezember/Januar 2006-2007, Vol.4 No.10)

Intel selbst unterstützt Programmierer bei der Lösung dieser Problematik. So stellt ihnen der Chip-Spezialist mit den Intel Threading Tools (Version3) Werkzeuge zur Verfügung, mit denen sich Multithread Applikationen erheblich schneller und einfacher entwickeln lassen. (Evaluation Copy erhältlich unter: www.intel.com/cd/software/products/asm-na/eng/threading/219785.htm)

Teraflops PC in greifbarer Nähe

Im Rahmen der Intel Tera-Scale Forschungsinitiative (Intel® Tera-Scale Computing Research Program) laufen derzeit mehr als 100 Forschungsprojekte. Nicht nur die HPC-Gemeinde sieht neuen Erkenntnissen und insbesondere Antworten auf Fragen zur Architektur, der Software und dem Design der Chips der Zukunft gespannt entgegen. So konzentriert sich Intel etwa auf die Entwicklung dreidimensional auf den Chip gepackter Speicherbausteine (Stacked Memory), für deren Anbindung Polaris heute schon gerüstet ist. Außerdem sollen künftige Prototypen universeller einsetzbar sein und werden deshalb mit Rechenkernen ausgestattet, die auf der Intel® Architektur basieren. Spätestens dann wird Intel den Teraflops PC in greifbare Nähe gebracht haben.

Weitere Informationen und Bilder zum Teraflops-Chip finden Sie hier: ftp://download.intel.com/corporate/pressroom/emea/deu/fotos/07-02-80Core_Polaris ■

WIE NUTZT DER PC 100 PROZESSOREN?

Mit dem Projekt Polaris hat Intel den Prototypen eines Mikroprozessorchips vorgestellt, auf dem 80 Prozessorkerne parallel arbeiten. Damit wurde gezeigt, dass die Hardware hoch paralleler Multicoresysteme prinzipiell machbar ist und in Zukunft zum Standard für alle Mikroprozessorbausteine werden wird. Wie üblich wird man solche innovativen Systeme zunächst im Bereich der Supercomputer einsetzen, aber die Erfahrung zeigt, dass deren Eigenschaften schon nach 5 bis 10 Jahren zum Standard für PC-Prozessoren werden. Es bleibt die Frage offen, wie man solche Systeme programmieren wird. Heute verfügbare Programmiersprachen und Anwendungen sind sequentiell orientiert. Es ist daher das Anliegen der Münchner Multicore Initiative, Techniken zu entwickeln, die die künftig verfügbare Parallelität nutzen. Dazu zählen beispielsweise:

- Eine automatische Parallelisierung durch den Compiler,
- Neue, explizit parallele Programmiersprachen und Modelle wie Transactional Memory
- Die gleichzeitige Ausführung von Systemprozessen im Hintergrund, die das eigentliche Anwendungsprogramm unterstützen – z.B. durch vorausschauendes Laden von Daten aus dem Speicher.

Alle Techniken und Werkzeuge müssen neu entwickelt werden, dann aber auch den Weg in die Lehre zu Informatikern, Ingenieuren und Naturwissenschaftlern finden.

Prof. Dr. Arndt Bode

Vizepräsident der Technischen Universität München

Lehrstuhl für Rechnerarchitektur und Rechnerorganisation

Institut für Informatik

HPC EVENTS 2007: BULL UNTERSTÜTZT HPC VERANSTALTUNGEN ÜBERALL IN GANZ EUROPA

Als führender europäischer HPC-Systemlieferant nimmt Bull an zahlreichen Veranstaltungen, die von der HPC-Gemeinde organisiert werden, als Sponsor oder Aussteller teil.

Für unsere Kunden stehen die Anwendungen, die auf ihren HPC-Systemen laufen, an erster Stelle. Daher legt Bull großen Wert auf Partnerschaften mit ISVs.

Aus diesem Grunde hatte Bull einen Stand auf **CD-adapco's STAR European Conference**, die vom 19. bis 20. März in London stattfand. Bull nahm an diesem populären und regelmäßig stattfindenden Event bereits zum zweiten Mal teil und unterstreicht damit die Partnerschaft mit CD-adapco. Die Konferenz stand unter dem Motto "Revolution in CAE". Dahinter stand die Idee, dass einige der klassischen CAE Anwendungsfelder (Flow, Thermal, Stress) in einem umfassenderen Simulationsmodell mit mehr "value-adding" Prozessen zusammenwachsen. CD-adapco stellte bei dieser Gelegenheit den Anwendern eine dritte Erweiterung (V.4.06) seiner STAR-CD Version 4 vor.

Die 20. Ausgabe der jährlichen **ABAQUS Users' Conference** ist für den 22. bis 24. Mai in Paris im Terminkalender der HPC-Gemeinde notiert. Bull sponsort die Veranstaltung und lädt Interessierte ein, ihr Wissen und ihre Erfahrungen im Bereich Methoden und Technologien der Finite Elemente Analyse mit anderen Anwendern zu teilen.

Mehr Information unter:
http://www.abaqus.com/news/conf_07_main.html

Sind Sie an Computer Aided Engineering (CAE) in der Automobilindustrie interessiert? Dann sollten Sie den **Bull Stand auf der EACC 2007** besuchen. Die European Automotive CFD Conference wird von ANSYS/Fluent am 5. und 6. Juli in Frankfurt organisiert. Abgedeckt werden hier alle Aspekte von CFD sowie eine Auswahl verwandter Simulationstechnologien. Die dritte EACC bietet beste Möglichkeiten, sich über neueste CAE Technologien für die Fahrzeugentwicklung zu informieren.

Mehr Information unter:
<http://www.eacc.fluent.com/>

Wenn Sie sich als Europäer mit HPC beschäftigen, gibt es ein Event, das Sie auf keinen Fall verpassen sollten: Die International Supercomputing Conference in Dresden

Die ISC'07 (26.- 29. Juni) umfasst ein dreitägiges Konferenzprogramm mit parallel stattfindender Ausstellung. Dieses Jahr wird die Agenda der ISC durch einen neuen, branchenspezifischen Punkt ergänzt: Der Automotive Afternoon. Besuchen Sie Bull auf Stand C06-08 und lassen Sie sich unsere neuesten NovaScale Cluster vorführen!

Mehr Information unter:
<http://www.supercomp.de/isc2007/index.php5>

Und zum Schluss sind für all jene, die mehr über das Bull HPC-Angebot erfahren möchten, mehrere Bull HPC Seminare geplant. Hier bietet sich Ihnen die Möglichkeit für einen persönlichen Erfahrungsaustausch mit den Bull HPC-Experten.

Köln, am 15. Mai: **Kostenloses eintägiges HPC-Seminar** mit Referenten von Bull, Microsoft, Data Direct Networks, Intel und Panasas, die über neue Technologien informieren und Antworten auf drängende Fragen geben: Wohin führt die Zukunft des High Performance Computing? Wie reduzieren Sie die TCO durch effizientere Klimatisierung und geringeren Energieverbrauch? Welche Leistung können Sie für welchen Preis erwarten?

Mehr Information und Anmeldeformular unter: <http://www.bull.de/events/hpc07/index.html>

Paris, Anfang Juni: **Hochleistungscomputing für die Industrie:** Von Supercomputern bis zu Abteilungsrechnern (Seminar in französisch). Die Teilnehmer des halbtägigen Seminars hören Vorträge von Bull Kunden und Partnern und können sich über aktuelle Bull HPC Clusterlösungen informieren. Für eine detaillierte Agenda mailen Sie bitte an hpc@bull.net. ■

BULL KÜNDIGT NEUE INTEL® XEON®-BASIERTE NOVASCALE® SERVER AN: HÖCHSTE ENERGIE- EFFIZIENZ BEI GERINGSTEM PLATZBEDARF

Die NovaScale R421 und R422 Server sind für die hohen Performanceanforderungen in HPC-Applikationen ideal geeignet

Bull NovaScale R421 & R422 Rackserver sind für den Einsatz als Compute Nodes in NovaScale Clustern, insbesondere in Verbindung mit NovaScale R440/460 Service Nodes, ideal geeignet. Sie sind je nach Kundenwunsch entweder mit der Bull Advanced Server (BAS) Linux Umgebung oder

mit Microsoft's Windows Compute Cluster Server 2003 erhältlich.

Designed für HPC

Beide neuen Server bringen alle Features, um die High-Level Performance zu gewährleisten, die für komplexe Workloads gebraucht wird:

- Die Top-Performance von 2 Dual oder Quad Core Intel® Xeon® Prozessoren (5100 oder 5300 Serie, bis zu 3.0GHz).
- Hohe Speicher-Kapazität und-Bandbreite, bis zu 32 GB DDR2 667 FBD Memory und 4 Memory Kanäle.
- High-End Connectivity, mit einem PCI-Express (8x) Slot für den Support von InfiniBand SDR und DDR.
- Optimale interne Plattenkapazität mit bis zu 3 SATA2 Disks (bis zu 3 x 500GB).
- Die besten skalierbaren Remote Management Features ihrer Klasse, mit IPMI2 + SoL + KVMoLAN.



Der kosteneffiziente HPC Server

Der NovaScale R421 ist ein 1U Server mit einem herausragenden Preis-/Leistungsverhältnis. Das macht in bei der Konfiguration eines hochwertigen NovaScale Clusters zu ersten Wahl.

Extrem kompakt und niedrigere TCO

Der NovaScale R422 bringt dieselbe Leistung wie das Modell R421 und darüber hinaus innovative Technologien. So erlaubt es das Intel Atoka Motherboard, 2 Server in einem einzigen 1U Chassis unterzubringen – das bedeutet bis zu 16 Cores mit bis zu 170 Gflops auf 1U.

Der R422 ist ein Standardserver mit den Densitywerten von Blades. Mehr als 5.4 Tflops Peak Performance kann innerhalb eines einzigen Racks untergebracht werden. Das bedeutet maximale Performance pro Quadratmeter. Der R422 senkt die Kosten für Chassis, Power Supply, Verkabelung und Racks. Seine herausragende Kompaktheit ermöglicht die Minimierung von Stellflächen und reduziert so nicht nur die Kosten für Gebäude und Mieten in er-



NovaScale R421-422

heblichem Umfang, sondern auch die Total Cost of Ownership.

Mit seinem Onboard InfiniBand Connector bietet das System außerdem unbegrenzte Skalierbarkeit und minimiert gleichzeitig Kosten für die Konnektivität.

Umweltverträglicher Energieverbrauch

Das NovaScale R422 Chassis besitzt eine besonders effiziente Stromversorgungseinheit, die die Energiekosten erheblich reduziert und damit auch für eine deutliche Senkung der TCO sorgt. Während eine konventionelle Power Supply Unit kaum einen Wirkungsgrad von mehr als 75% erreicht, kommt der NovaScale R422 in dieser Disziplin auf einen überragenden Wert von 92%.

Philippe Miltin, Vice-President der Bull Products and Systems Division, sagte: „Bull's Lösung kombiniert sehr hohe Rechenleistung mit der Flexibilität von Standards und eröffnet damit dem High Performance Computing eine neue Welt der Leistung, Flexibilität und Offenheit. Bull kann auf sein Know-how als Erbauer eines der weltweit größten Supercomputer zurückgreifen, um alle die Typen von Infrastrukturen zu entwickeln, mit deren Hilfe HPC bezahlbar und flexibel wird. Dass unsere Strategie den Kundenwünschen entspricht, beweist die Universität Hannover. Sie hat sich entschieden, einen großen Cluster auf Basis der neuen Bull Server einzusetzen, und das bevor die neuen NovaScale Server überhaupt verfügbar waren.“ ■

HIGH PERFORMANCE COMPUTING

MICROSOFT-LÖSUNGEN FÜR GROSSE DATENMENGEN GERÜSTET

Das anhaltende Datenwachstum in großen Unternehmen und Rechenzentren stellt neue Herausforderungen an die IT-

Umgebung. Microsoft bietet für den HPC-Markt ein entsprechendes Produktportfolio an.

Das Marktforschungsinstitut IDC sagt bis 2010 ein jährliches Wachstum des HPC-Marktes um 12 Prozent voraus. Entsprechend hat Microsoft mit dem Windows Compute Cluster Server 2003 ein Betriebssystem speziell für parallele HPC-Anwendungen entwickelt. Der Compute Cluster Server 2003 beschleunigt die Ermittlung von Ergebnissen durch eine zuverlässige hochperformante Rechen-Plattform, die einfach zu installieren, zu bedienen und in eine bestehende Infrastruktur zu integrieren ist. So lösen beispielsweise Ingenieure und Wissenschaftler mit der Microsoft HPC-Software umfangreiche und komplexe Forschungsaufgaben wie die Simulation von Proteinfaltung, seismische Berechnungen oder das Design und die Sicherheitsverbesserungen von Fahrzeugen.

Microsoft®

Doch nicht nur in der Wissenschaft und Forschung stellen große Datenmengen eine Herausforderung dar. Auch im Finanzsektor steigt die Anzahl der zu verarbeitenden Daten. So hat sich Microsoft Excel von einer Standalone Desktop-Version zu einer Anwendung im Bereich Client/Server entwickelt. Dahinter steckt die Annahme, dass der Desktop nicht schnell genug ist. Excel 2007 garantiert die Ausführung von geschäftskritischen Anwendungen. Gemeinsam mit Microsoft Office SharePoint 2007 und den Excel Services sowie dem Windows Compute Cluster Server 2003 erschließen Finanzunternehmen erst ihr Potenzial. Der Office SharePoint Server 2007 beispielsweise umfasst ein Set an Excel-Services, die speziell dafür entwickelt wurden, um als Server-basierte Version von Excel in einer SharePoint-Umgebung zum Einsatz zu kommen.

Die Summe aller Teile

Als Ganzes stellen Excel 2007, SharePoint Server 2007 und Windows Compute Cluster Server 2003 eine ideale Unternehmenslösung für eine hohe Verfügbarkeit dar. Um die Microsoft-Lösungen problemlos in bestehende Infrastrukturen und Applikationen integrieren zu können, arbeitet Microsoft eng mit anderen Software-, Anwendungs- und Hardwareherstellern zusammen. So wurde im November 2006 eine Partnerschaft zwischen Microsoft und BULL AG geschlossen. Sie vereinigt die Microsoft HPC-Softwareplattform mit den leistungsstarken Hardwareclustern von BULL. ■



Impressum/Kontakt

Bull GmbH
Theodor-Heuss-Str. 60-66
51149 Köln
Tel.: +49 2203/305-0
Fax: +49 2203/305-1818

Redaktion
Auke Kuiper
eMail: hpc@bull.de
Michael Rieger
eMail: mr@menschundmarketing.de

Warenzeichenhinweis:
Alle fremden Marken und Produktamen sind Warenzeichen bzw. eingetragene Warenzeichen der jeweiligen Titelhalter.

Beiträge aus dem Bull HPC Newsletter dürfen mit Quellenangabe zitiert bzw. nachgedruckt werden. Gastbeiträge dürfen nur nach vorheriger Absprache mit dem jeweiligen Autor nachgedruckt werden.

Diese Veröffentlichung dient ausschließlich der Information, Gewährleistungsansprüche sind ausgeschlossen.

Den Bull HPC Newsletter können Sie unter www.bull.de/hpc/hpckontakt2.html abonnieren oder abbestellen. Er könnte auch für Ihre Kollegen interessant sein - bitte empfehlen Sie uns weiter.

Für Ihr Feedback nutzen Sie bitte die eMail-Adressen im Impressum. Wir freuen uns über Anregungen und Kommentare.

© Bull GmbH 2007